

LA LIAISON SERIE ASYNCHONE (UART) DU μ C AT90S8535

1 : DESCRIPTION

La liaison série asynchrone (UART) permet d'envoyer et de recevoir des données à l'aide d'une ligne d'émission (TXD) et d'une ligne de réception (RXD).

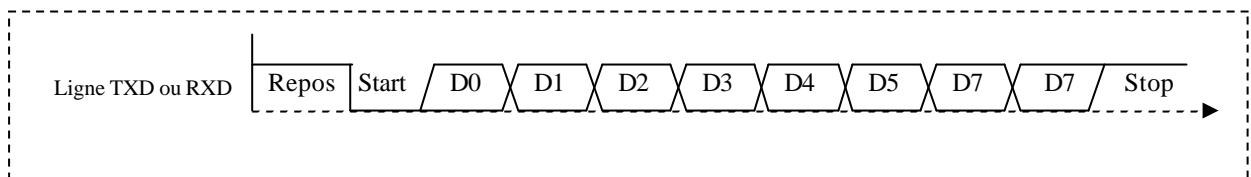
Cette interface est couramment utilisée pour établir un dialogue entre le μ C et un ordinateur. Dans ce cas il faut prévoir une adaptation des niveaux entre l'ordinateur (Norme RS232) et le μ C (Signaux compatibles TTL).

Dans le domaine industriel l'UART est aussi utilisée pour piloter des liaisons de type RS485 ou RS422.

En l'absence de transmission, les lignes TXD et RXD se trouvent au niveau logique haut.

Format de transmission :

- 1 bit de start : Front descendant puis niveau « 0 » pendant la durée de transmission d'un bit.
- 8 ou 9 bits de données : Bit de poids faible transmis en 1^{er}.
- 1 bit de stop : niveau « 1 » pendant la durée de transmission d'un bit.



2 : DESCRIPTION DES REGISTRES

➤ **UDR** : Registre de données de l'UART

Adresse	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
\$0C (\$2C)	D7	D6	D5	D4	D3	D2	D1	D0

Ce registre est en fait constitué de 2 registres distincts. Lorsque l'on écrit une donnée dans ce registre elle est stockée en fait dans le tampon d'émission avant l'envoi. Lorsque l'on lit dans ce registre on accède au tampon de réception qui contient la dernière donnée reçue. Cette disposition permet d'émettre une donnée sans altérer le contenu du tampon de réception.

L'écriture d'une donnée dans ce registre lance le processus d'émission de la donnée.

➤ **UCR** : Registre de contrôle de l'UART

Adresse	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
\$0A (\$2A)	RXCIE	TXCIE	UDRIE	RXEN	TXEN	CHR9	RXB8	TXB8

RXCIE : Si à « 1 », l'interruption de vecteur N°12 (Adresse \$000B) est générée lorsque le bit RXC du registre USR passe à 1.

TXCIE : Si à « 1 », l'interruption de vecteur N°14 (Adresse \$000D) est générée lorsque le bit TXC du registre USR passe à 1.

UDRIE : Si à « 1 », l'interruption de vecteur N°13 (Adresse \$000C) est générée lorsque le bit UDRE du registre USR passe à 1.

RXEN : Si à « 1 », valide la partie réception de l'UART : La broche PD0 (RXD) est configurée en entrée série et n'est plus utilisable comme broche de port. Toutefois la résistance de pull-up interne peut être activée en mettant le bit PORTD0 du registre PORTD à « 1 ».

TXEN : Valide la partie émission de l'UART : La broche PD1 (TXD) est configurée en sortie, et n'est plus utilisable comme broche de port.

CHR9 : Sélection du format de transmission : Si à « 1 » les données sont émises par mot de 9 bits, dans le cas contraire les données sont émises par mots de 8 bits.

RXB8 / TXB8 : Dans le cas où le format de transmission par mots de 9 bits est sélectionné ces 2 bits représentent respectivement le neuvième bit à reçu (RXB8) ou à envoyer (TXB8).

➤ **USR** : Registre d'état de l'UART

Adresse	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
\$0B (\$2B)	RXC	TXC	UDRE	FE	OR			

RXC : Ce bit passe à « 1 » lorsqu'une donnée vient d'être reçue et qu'elle est disponible dans le registre de données UDR. La RAZ du bit RXC est effectuée par de la lecture de la donnée reçue, contenue dans le registre UDR.

TXC : Ce bit passe à « 1 » lorsque la donnée, écrite dans le registre de données UDR, a été émise. La RAZ du bit TXC est effectuée par :

- L'écriture d'un « 1 » dans ce bit par votre programme.
- L'appel à la routine d'interruption associée (Lorsque qu'elle est validée !)

UDRE : Ce bit passe à « 1 » lorsque la donnée, écrite dans le registre de données UDR a été transférée dans le registre à décalage d'émission et que l'émission de la donnée a commencé. La RAZ du bit UDRE est effectuée par l'écriture d'une nouvelle donnée dans le registre de données UDR.

FE : Ce bit passe à « 1 » lorsque le bit de stop de la donnée qui vient d'être reçue n'est pas à « 1 ». La RAZ du bit FE est réalisée lors de la réception correcte de la donnée suivante.

OR : Ce bit passe à « 1 » lors de la réception complète d'une donnée, alors que la précédente donnée reçue n'a pas encore été lue dans le registre de données UDR. Ce bit reste à « 1 » tant que la donnée précédemment reçue n'a pas été lue dans le registre de données UDR. La RAZ du bit OR est effectuée par la lecture du contenu du registre UDR.

➤ **UBRR** : Registre de sélection de la vitesse transmission de l'UART

Adresse	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
\$09 (\$29)	UBRR7	UBRR 6	UBRR 5	UBRR 4	UBRR 3	UBRR 2	UBRR 1	UBRR 0

Ce registre contient la valeur « UBRR » qui définit la vitesse de transmission de l'UART en Bauds. La valeur « UBRR » à placer dans le registre est donnée par la relation suivante :

$$UBRR = \frac{F_{CK}}{16 \times Vitesse} - 1$$

F_{CK} = Fréquence de l'horloge système en Hz.
Vitesse = Vitesse de transmission en baud désirée.

Exemple : on désire une vitesse de transmission de 9600 bauds avec un quartz de 8MHz :
Dans ce cas UBRR = 51.

3 : UTILISATION DE L'UART

Un exemple simple d'utilisation de l'UART est donné par les algorithmes suivants :

